

2 Manuali di Giobe2000

DATA SHEET

74LS139

Doppio Decoder binario da 2 a 4

Copyright © settembre 2003

Studio Tecnico ing. Giorgio OBER

contatto@giobe2000.it

Il **Tutorial Assembler** è soggetto a costanti aggiornamenti e integrazioni
Verifica le eventuali novità direttamente sul Sito

Copyright www.Giobe2000.it ®



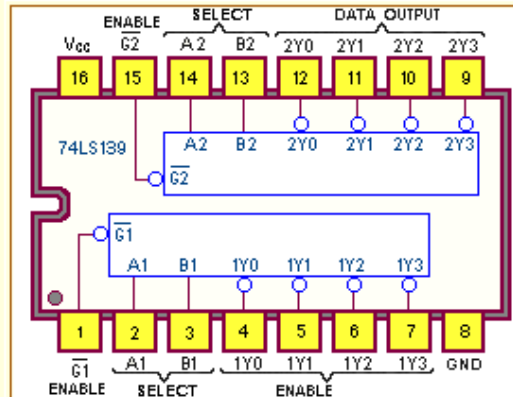
LOGICA TTL - DECODER/DEMULTIPLEXER

74LS139

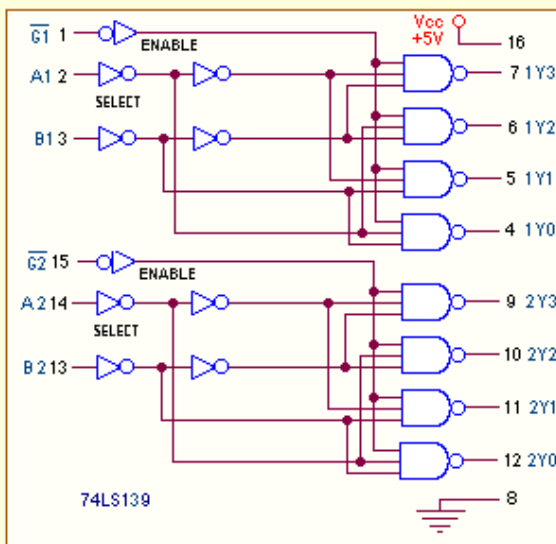


74LS139 - Doppio Decoder binario da 2 a 4

Il **pin-out** del componente è illustrato dal seguente schema:



- I **Decoder Binari** hanno tante uscite quante sono le possibili *combinazioni binarie* degli ingressi; in particolare il **74LS139** dispone di 2 ingressi di selezione, A e B, per cui offre $2^2=4$ uscite.
- La funzione di **Decoder** viene perciò garantita nel senso di saper distinguere tra i possibili *codici binari* forniti in ingresso, e si manifesta nell'attivazione della sola linea d'uscita caratterizzata dal **numero decimale** corrispondente.
- La caratteristica comune di questa categoria di componenti è quella di avere **uscite attive basse**: se il componente è *abilitato* tutte e 4 le uscite sono a **1** meno quella il cui numero corrisponde al **codice binario a 2 bit** imposto sui 2 ingressi di selezione, A e B.
- Dunque **solo una delle uscite** è a **0** e ciò è **vero solo se l'abilitazione**, unica in questo componente, è attiva, cioè **G1** (pin 1) o **G2** (pin 15) a **0** (cioè a massa).
- Se invece l'abilitazione non è attiva anche l'uscita prevista dall'ingresso torna a **1**, come le altre...



INPUT		OUTPUT			
ENABLE	SELECT	Y0	Y1	Y2	Y3
\bar{G}	B A	Y0	Y1	Y2	Y3
1	X X	1	1	1	1
0	0 0	0	1	1	1
0	0 1	1	0	1	1
0	1 0	1	1	0	1
0	1 1	1	1	1	0

1 livello logico alto
 0 livello logico basso
 "X" valore logico indifferente

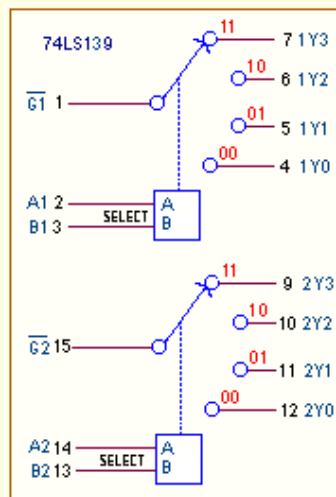
- I **Decoder Binari** sono particolarmente utili nel progetto digitale dedicato ai microprocessori; con essi infatti si realizzano le importanti reti che si occupano di interpretare gli indirizzi e i segnali di controllo destinati a localizzare senza ambiguità le periferiche di Input/Output e le locazioni di memoria di un computer.



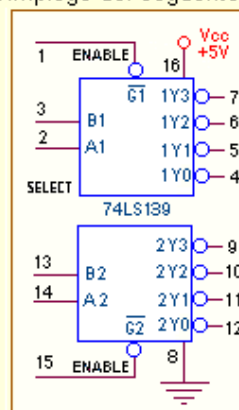
LOGICA TTL - DECODER/DEMULTIPLEXER

74LS139

- 🔗 Questo componente può essere utilizzato con successo anche come **Doppio Demultiplexer** da 1 a 4.
- 🔗 Gli ingressi di selezione mantengono la stessa funzione esercitata nel funzionamento da **Decoder**, consentendo ora di **selezionare** una delle 4 possibili uscite, mentre l'unica abilitazione ($\overline{G1}$ o $\overline{G2}$, attiva bassa) è a tutti gli effetti l'**ingresso del DMPX**.
- 🔗 E' facile dimostrare infatti che il valore logico posto su questo piedino **passa inalterato** sull'uscita selezionata:
 - quando $\overline{G1}$ (o $\overline{G2}$) vale **0** (componente abilitato) l'unica uscita selezionata ha valore **0**, mentre tutte le altre sono a **1**
 - quando $\overline{G1}$ (o $\overline{G2}$) vale **1** (componente non abilitato) tutte le uscite, compresa quella selezionata, hanno valore **1**



- 🔗 Nel disegno degli schemi suggerisco l'impiego del seguente **schema a blocchi**:



- 🔗 La tabella raccoglie le principali **caratteristiche elettriche** del componente (i tempi sono stati rilevati con carico di 2kohm/ 15 pF):

Caratteristiche Elettriche	Valori
potenza dissipata	55 mW (massima, assorbe 11 mA a 5V)
	34 mW (tipica, assorbe 6,8 mA a 5V)
corrente erogata tipica in uscita	0,4 mA (tipica TTL con uscita a "1")
corrente assorbita tipica in uscita	8 mA (tipica TTL con uscita a "0")
tempo di propagazione massimo da <i>strobe</i> a uscita	27 ns (fronte di salita) e 40 ns (fronte di discesa)
tempo di propagazione massimo da <i>select</i> a uscita	27 ns (fronte di salita) e 40 ns (fronte di discesa)