

# 2 Manuali di Giobe2000

---

## DATA SHEET

---

74LS138

Decoder binario da 3 a 8

Copyright © settembre 2003

---

Studio Tecnico ing. Giorgio OBER

contatto@giobe2000.it

---

Il **Tutorial Assembler** è soggetto a costanti aggiornamenti e integrazioni  
Verifica le eventuali novità direttamente sul Sito

Copyright [www.Giobe2000.it](http://www.Giobe2000.it) ©



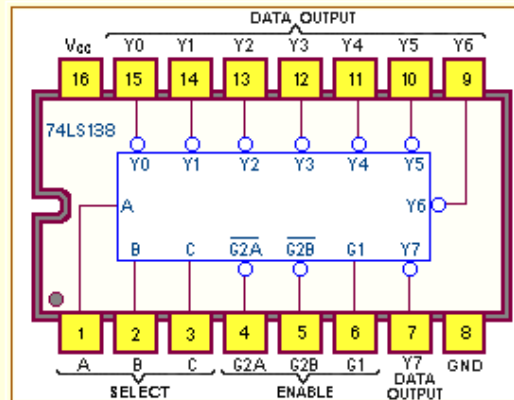
LOGICA TTL - DECODER/DEMULTIPLEXER

74LS138

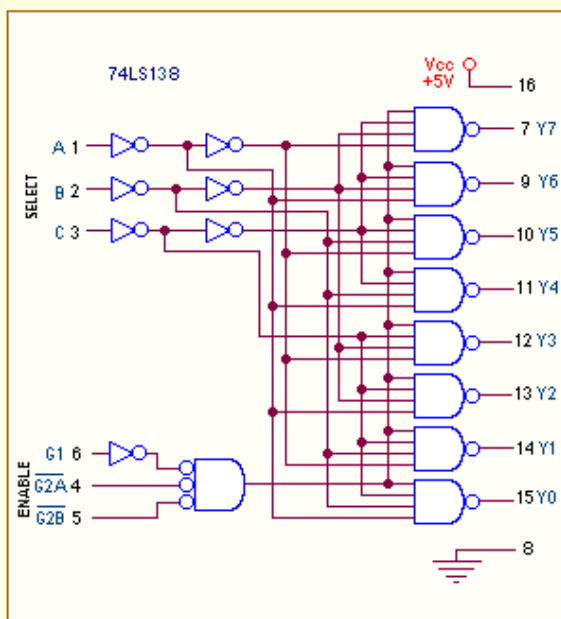


74LS138 - Decoder binario da 3 a 8

Il **pin-out** del componente è illustrato dal seguente schema:



- I **Decoder Binari** hanno tante uscite quante sono le possibili *combinazioni binarie* degli ingressi; in particolare il **74LS138** dispone di 3 **ingressi di selezione**, A, B e C, per cui offre  $2^3=8$  uscite.
- La funzione di **Decoder** viene perciò garantita nel senso di saper distinguere tra i possibili **codici binari** forniti in ingresso, e si manifesta nell'attivazione della sola linea d'uscita caratterizzata dal **numero decimale** corrispondente.
- La caratteristica comune di questa categoria di componenti è quella di avere **uscite attive basse**: se il componente è **abilitato tutte** e 8 le **uscite sono a 1 meno** quella il cui numero corrisponde al **codice binario a 3 bit** imposto ai 3 **ingressi di selezione**, A, B e C.
- Dunque **solo una delle uscite** è a **0** e ciò è **vero solo se** tutte e 3 le **abilitazioni** previste da questo componente sono attive contemporaneamente, cioè **G1** (attiva alta, **pin 6**) a **1** (cioè *fluttuante*=scollegata, ma preferibilmente collegata al positivo dell'alimentazione) e **G2A**, **G2B** (entrambe attive basse, **pin 4** e **pin 5**) a **0** (cioè a massa).
- Se anche una sola delle abilitazioni non è attiva anche l'uscita prevista dall'ingresso torna a **1**, come le altre...



INPUT			OUTPUT										
ENABLE			SELECT			Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
G1	G2A	G2B	C	B	A								
X	X	1	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	1	0	1	1	1	1	1	0	1	1
1	0	0	1	1	1	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

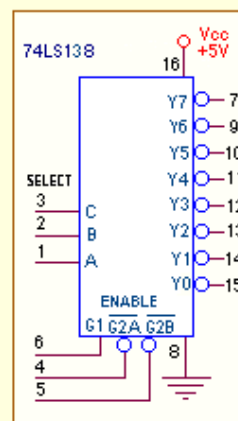
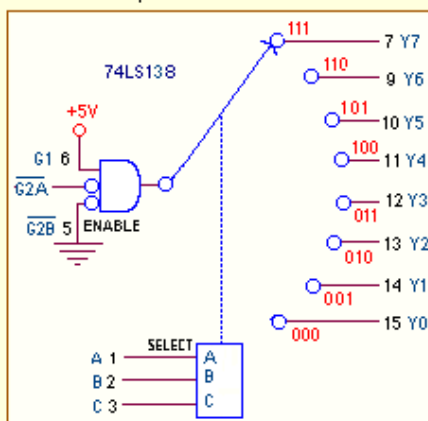
1 livello logico **alto**  
 0 livello logico **basso**  
 "X" valore logico **indifferente**



### LOGICA TTL - DECODER/DEMULTIPLEXER

74LS138

- I **Decoder Binari** sono particolarmente utili nel progetto digitale dedicato ai microprocessori; con essi infatti si realizzano le importanti reti che si occupano di interpretare gli indirizzi e i segnali di controllo destinati a localizzare senza ambiguità le periferiche di Input/Output e le locazioni di memoria di un computer.
- La ricca disponibilità di linee di abilitazione (ben 3,  $G1$ ,  $\overline{G2A}$ ,  $\overline{G2B}$ , unica tra i componenti di questa categoria) riduce la necessità di ulteriori porte o inverter esterni.
- Questo componente può essere utilizzato con successo anche come **Demultiplexer** da 1 a 8.
- Gli ingressi di selezione mantengono la stessa funzione esercitata nel funzionamento da **Decoder**, consentendo ora di **selezionare una delle 8 possibili uscite**, mentre una delle 3 abilitazione ( $G1$  attiva alta e  $\overline{G2A}$ ,  $\overline{G2B}$ , attive basse) viene utilizzata a tutti gli effetti come **ingresso del DMPX**.
- Se si sceglie una delle 2 abilitazioni attive basse, per esempio  $\overline{G2A}$  (mettendo a massa l'altra  $\overline{G2B}$  e al positivo l'abilitazione attiva alta,  $G1$ ) è facile dimostrare che il valore logico posto su di essa **passa inalterato** sull'uscita selezionata:
  - quando  $\overline{G2A}$  vale 0 (con  $\overline{G2B}=0$  e  $G1=1$ , componente abilitato) l'unica uscita selezionata ha valore 0, mentre tutte le altre sono a 1
  - quando  $\overline{G2A}$  vale 1 (con  $\overline{G2B}=0$  e  $G1=1$ , componente non abilitato) tutte le uscite, compresa quella selezionata, hanno valore 1



- Se si sceglie l'unica abilitazione attiva alta,  $G1$  (mettendo a massa le rimanenti abilitazioni attive basse,  $\overline{G2A}$  e  $\overline{G2B}$ ) è facile dimostrare che il valore logico posto su di essa **passa complementato** sull'uscita selezionata:
  - quando  $G1$  vale 1 (con  $\overline{G2A}=0$  e  $\overline{G2B}=0$ , componente abilitato) l'unica uscita selezionata ha valore 0, mentre tutte le altre sono a 1.
  - quando  $G1$  vale 0 (con  $\overline{G2A}=0$  e  $\overline{G2B}=0$ , componente non abilitato) tutte le uscite, compresa quella selezionata, hanno valore 1.
- Nel disegno degli schemi suggerisco l'impiego dello **schema a blocchi** in alto a destra.
- La tabella raccoglie le principali **caratteristiche elettriche** del componente (i tempi sono stati rilevati con carico di 2kohm/ 15 pF):

Caratteristiche Elettriche	Valori
potenza dissipata	50 mW (massima, assorbe 10 mA a 5V)
	32 mW (tipica, assorbe 6,3 mA a 5V)
corrente erogata tipica in uscita	0,4 mA (tipica TTL con uscita a "1")
corrente assorbita tipica in uscita	8 mA (tipica TTL con uscita a "0")
tempo di propagazione massimo da strobe a uscita	27 ns (fronte di salita) e 40 ns (fronte di discesa)
tempo di propagazione massimo da select a uscita	27 ns (fronte di salita) e 40 ns (fronte di discesa)